

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-4439

(43) 公開日 平成10年(1998) 1月6日

(51) Int.Cl. ^a	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22			H 0 4 L 27/22	C
H 0 4 J 3/06			H 0 4 J 3/06	Z
H 0 4 L 7/08			H 0 4 L 7/08	Z
7/10			7/10	
			27/22	D

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号 特願平8-156589

(22) 出願日 平成8年(1996) 6月18日

(71) 出願人 000004330

日本無線株式会社

東京都三鷹市下連雀5丁目1番1号

(72) 発明者 下井 徹志

東京都三鷹市下連雀五丁目1番1号 日本無線株式会社内

(72) 発明者 唐木 太一

東京都三鷹市下連雀五丁目1番1号 日本無線株式会社内

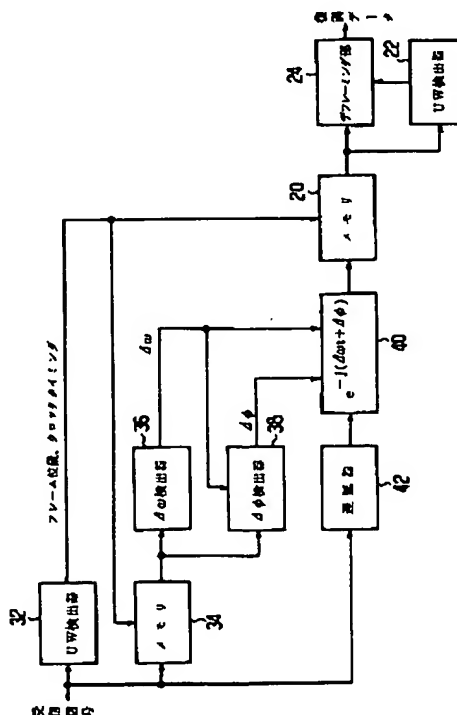
(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 同期確立方法及びこれを用いたデータ復調装置

(57) 【要約】

【課題】 受信機における同期確立を高速化する。

【解決手段】 UW検出器32によってクロック同期及びフレーム同期を確立した後、メモリ34上にラッチ・保持したユニークワード(UW)から $\Delta\omega$ 検出器36及び $\Delta\phi$ 検出器38が周波数誤差 $\Delta\omega$ 及び位相誤差 $\Delta\phi$ を検出して、複素回転器40による位相回転処理により周波数同期及び位相同期を確立する。最初のフレームのUWのみにてクロック、フレーム、周波数及び位相の同期を確立できる。遅延器42にて $\Delta\omega$ 検出器36及び $\Delta\phi$ 検出器38の処理遅延を補償することによりデータ欠落を防ぐ。



1

【特許請求の範囲】

【請求項 1】 フレームを利用したデータ受信の際に、送信側でフレーム作成に使用したクロックのタイミング及び当該フレームに含まれるデータの位置を、同期未確立の受信信号から検出し、検出したタイミング及び位置に従い当該同期未確立の受信信号を標本化及び記憶することにより、当該クロック及びフレームに関し送信側に対する受信側の同期を確立する第 1 のステップと、
第 1 のステップにて記憶された受信信号から周波数の誤差を検出する第 2 のステップと、
第 1 のステップにて記憶された受信信号に現れている周波数の誤差を、第 2 のステップにて検出した周波数の誤差に基づき補償した上で、当該補償後の受信信号から位相の誤差を検出する第 3 のステップと、
第 2 及び第 3 のステップに要する時間に応じ上記同期未確立の受信信号を遅延させることにより、処理遅延補償受信信号を生成する第 4 のステップと、
第 2 及び第 3 のステップにてそれぞれ検出した周波数及び位相の誤差に基づき、上記処理遅延補償受信信号に現れている周波数及び位相の誤差を補償することにより、周波数及び位相に関し送信側に対する受信側の同期を確立する第 5 のステップと、
を有することを特徴とする同期確立方法。

【請求項 2】 請求項 1 記載の同期確立方法において、第 1 乃至第 3 のステップを実行するのに先立ち、上記フレームに含まれるべきユニークワードと同一長でかつそれぞれ同一及び複素共役の第 1 及び第 2 参照データを準備しておく、
第 1 のステップにおけるタイミングの検出、第 2 のステップにおける周波数の誤差の検出及び第 3 のステップにおける位相の誤差の検出を、それぞれ、上記同期未確立の受信信号と上記第 1 参照データとの最大相関タイミングの検出、第 1 のステップにて記憶した受信信号と上記第 2 参照データとの乗算結果からの位相回転速度の検出、及び周波数の誤差を補償した後の受信信号と上記第 1 参照データとの位相比較として、実行することを特徴とする同期確立方法。

【請求項 3】 請求項 1 記載の同期確立方法において、第 1 のステップを実行するのに先立ち同期未確立の受信信号を遅延検波することを特徴とする同期確立方法。

【請求項 4】 フレームを利用したデータ受信の際に、同期未確立の受信信号に関し、請求項 1 記載の同期確立方法を実行する手段を備えることを特徴とするデータ復調装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、受信信号に対する同期を確立する同期確立方法に関し、さらにはこれを利用したデータ復調装置に関する。

【0002】

2

【従来の技術及びその問題点】図 9 に、フレーム伝送の手順の一例を示す。この図に示されるように、データ送信を開始するに際しては、まず、無変調データ (CW) 部 100 及び交番パターン (BTR) 部 102 が順に、送信機から受信機へと送信される。CW 部 100 には一定値が、BTR 部 102 には所定かつ既知の交番データ (BTR) が、送信機にてそれぞれ設定される。これらは、フレーム本体に先行して送信される情報であるため、プリアンプルと呼ばれる。プリアンプルが送信された後は、フレーム①、フレーム②、…というように、任意個数又は所定個数のフレームが順に送信される。フレームの本体は、特定パターン (ユニークワード: UW) 部 104 及びデータ部 106 から構成される。データ部 106 には、送信機から受信機へと伝送すべきデータが、送信機にて設定される。データ部 106 に先立って送信される UW 部 104 には、所定かつ既知のパターンデータ (UW) が、送信機により設定される。データ伝送に直接使用されるデータ部 106 の他に、このように CW 部 100、BTR 部 102 及び UW 部 104 という冗長なビット群 (即ちそれ自身は意味のあるデータではないもの) を用いているのは、受信機を送信機と同期させるためである。

【0003】ここで、フレームを用いたデータ伝送においては、受信機にて確立すべき同期として、周波数同期、位相同期、クロック同期及びフレーム同期の 4 種類がある。ここに、周波数同期の確立とは受信信号に含まれている周波数誤差 $\Delta\omega$ を補償することを、位相同期の確立とは受信信号に含まれている位相誤差 $\Delta\phi$ を補償することを、クロック同期の確立とは送信機にてフレーム作成に使用したクロックに受信機のクロックを同期させることを、フレーム同期の確立とはフレーム特にそのデータ部 106 の位置を検出しデータ部 106 の復調を可能にすることを、それぞれさしている。また、周波数誤差 $\Delta\omega$ は、送信機や受信機に内蔵されている局部発振器又は基準発振器の発振周波数の誤差や、伝送回線における周波数シフトによって生じる。位相誤差 $\Delta\phi$ は、伝送回線における位相シフトによっても生じる他、送信機側で使用している位相基準を受信機側で知ることができないとき (特に、使用している変調方式が、送信データに応じた位相変化を送信機にて搬送波に付与する変調方式であるとき) に、生じる。周波数誤差 $\Delta\omega$ 、位相誤差 $\Delta\phi$ 、送信機側のクロックタイミング、フレーム送出タイミング等の情報は、原理的に、受信機側が予め知ることができない又は予め知ることが非常に困難な情報である。そのため、フレームを用いたデータ伝送に当たっては、受信機側に、“上記 4 種類の同期に関し伝送開始初期の受信信号に基づき同期を検出・確立し、伝送開始後できるだけ早期にデータ部 106 からデータを復調できるようにする” (初期) 同期確立機能が必要になる。

【0004】図 10 に示す回路は、CW 部 100 を利用

して周波数同期及び位相同期を、BTR部102を利用してクロック同期を、さらにUW部104を利用してフレーム同期を、各々確立する機能を有している。図中、“受信信号”は同期未確立の受信信号を、また“復調データ”はデータ部106から復調したデータを、表している。

【0005】 $\Delta\omega$ 検出器10は、同期未確立の受信信号から周波数誤差 $\Delta\omega$ を検出し、その結果を示すデータを複素回転器12に供給する。ここに、周波数誤差 $\Delta\omega$ が現れているときには、受信信号値 $r_{in} + j i_{in}$ は複素位相平面上で角速度 $\Delta\omega$ で回転していく。但し、複素位相平面上での回転角速度が $\Delta\omega$ に等しくなるのは、送信信号値が一定の期間のみであり、この期間例えばCW部100においては、受信信号値の複素位相平面上での回転速度を監視することにより周波数誤差 $\Delta\omega$ を正確に知ることができる(図11参照)。図11中、 $r_{ini} + j i_{ini}$ は、時刻 t_i ($i=1, 2, 3, \dots$)における受信信号値である。複素回転器12は、 $\Delta\omega$ 検出器10がこのような原理に従い検出した周波数誤差 $\Delta\omega$ を利用して、同期未確立の受信信号を $e^{-j\Delta\omega t}$ だけ位相回転させる(但し j は虚数単位、 t は時刻)。複素回転器12による上述の位相回転処理によって、同期未確立の受信信号に現れている周波数誤差 $\Delta\omega$ の影響即ち複素位相平面上での回転 $e^{j\Delta\omega t}$ を、打ち消すことができる。即ち、周波数同期を確立できる。

【0006】 $\Delta\phi$ 検出器14は、複素回転器12にて位相回転が施された受信信号から位相誤差 $\Delta\phi$ を検出し、その結果を示すデータを複素回転器16に供給する。ここに、位相誤差 $\Delta\phi$ が現れているときには、受信信号値 $r_{in} + j i_{in}$ は複素位相平面上で送信信号値に対し $e^{j\Delta\phi}$ だけシフトした位置にある。但し、このシフト $e^{j\Delta\phi}$ が単独で現れるのは、周波数誤差 $\Delta\omega$ が現れていない期間のみであり、この期間においては、送信信号値に対する受信信号値の位相差を検出することにより位相誤差 $\Delta\phi$ を正確に知ることができる。そのためには送信信号値が既知でなくてはならないため、送信信号値が既知かつ一定であるCW部100を、位相誤差 $\Delta\phi$ の検出に利用する(図12参照)。図12中、 $r_{ref} + j i_{ref}$ は、CW部100における送信信号値であり、一定かつ受信機側にとって既知である。また、“周波数誤差 $\Delta\omega$ が現れていない”という前提条件を満たすため、位相誤差 $\Delta\phi$ の検出は周波数同期確立後の受信信号を利用する。複素回転器16は、 $\Delta\phi$ 検出器14がこのような原理に従い検出した位相誤差 $\Delta\phi$ を利用して、周波数同期確立後の受信信号を $e^{-j\Delta\phi}$ だけ位相シフトさせる。複素回転器16による上述の位相シフト処理によって、周波数同期確立後の受信信号に現れている位相誤差 $\Delta\phi$ の影響即ち複素位相平面上でのシフト $e^{j\Delta\phi}$ を、打ち消すことができる。即ち、位相同期を確立できる。

【0007】上述のようにしてCW部100を利用し周

波数及び位相の同期が確立された後、BTR部104に係る信号が複素回転器16から出力されているときに、BTR検出器18は、複素回転器16を経た受信信号と既知のBTRとの相関を求め、この相関が最大になるタイミングにてメモリ20に受信信号を書き込むことにより、クロック同期を確立する。前述のように、送信機にてBTR部102に設定されるBTRはその値が交番的に変化するデータ(図13の例では $-1 + j1$ と $-1 - j1$ との間で変化するデータ)である。従って、周波数及び位相同期確立後の受信信号値 $r_{in} + j i_{in}$ をオーバーサンプリング即ちシンボル速度より十分高い速度でサンプリングし、その結果得られる標本値と所定かつ既知のBTRとの相関を求め、求めた相関が最大になるタイミングを検出することにより、最も尤もらしいクロックタイミングを知ることができる。得られたクロックタイミングにて受信信号をメモリ20に格納することにより、クロック同期を確立できる。

【0008】UW検出器22は、周波数、位相及びクロック同期確立後、UW部104に係る信号がメモリ20上に格納されているときに、この受信信号と既知のUWとの相関を求め、この相関が最大になるタイミングすなわちフレーム位置を検出する。デフレーミング部24は、検出されたフレーム位置に基づき、メモリ20上の受信信号からデータ部106を取り出す。前述のように、UWは所定パターンに従いその値が変化するデータである。従って、BTR検出器18にて検出されたタイミングにてメモリ20上に書き込まれた受信と、既知のUWとの相関が最大になるタイミングを検出することにより、フレーム位置(本願ではUW部106の終了時点又はデータ部106の開始時点のこと)を知ることができる。このような原理に従いフレーム同期が確立された後は、デフレーミング部24からは好適な(即ち顕著な誤りがない)復調データが得られる。一旦、周波数、位相、クロック及びフレーム同期が確立された後は、従来周知のUW検出及びデフレーミング技術を利用してデータ復調を継続することができ(図14参照)、また、 $\Delta\omega$ 検出器10、 $\Delta\phi$ 検出器14、BTR検出器18等の機能を停止させることができる。

【0009】図10～図14に示した同期確立手順の問題点は、CW部100、BTR部102及びUW部104が必要であるため、図15に示されるようにプリアンブルが何等かの障害にて欠落してしまうと、同期を確立することができないことにある。図15中、添字①、②、③、…は、所属先のフレームの番号を表している。このような問題のない手順即ちプリアンブルなしで各種同期を確立できる手順の一例を、図16～図20に示す。この例では、まず周波数同期確立処理が実行され、その後フレーム同期及びクロック同期の確立処理が実行され、最後に位相同期確立処理が実行される。また、前述の従来技術と同様の機能を有する部材には同一の符号

を付している。

【0010】図10の手順ではCW部100を利用して周波数同期を確立していたが、プリアンプルが欠落しているときにはCW部100を利用できない。そのため、図16に示されている $\Delta\omega$ 検出器26は、フレーム本体に係る受信信号を n 通倍し、 n 通倍後の受信信号に基づき図10の $\Delta\omega$ 検出部10と同様の処理を実行し、その結果得られた周波数誤差($=n \cdot \Delta\omega$)を $1/n$ 倍する。時刻 t_i ($i=1, 2, 3, \dots$)における受信信号値 $r_{ini} + j i_{ini}$ がいずれも一定値 $r_{inM} + j i_{inM}$ になるよう(図17参照)、通倍率 n を設定することにより、 n 通倍後の受信信号として無変調受信信号即ちCW部100のそれと等価な信号を得ることができる。また、 n 通倍の結果本来の値の n 倍になってしまっている周波数誤差検出値を、 $1/n$ 倍処理によって、本来の値 $\Delta\omega$ に変換できる。

【0011】また、図16に示されているUW検出器28は、UW部104を受信しているときに、複素回転器12をへた受信信号をオーバーサンプリングし、さらにこれとUWとの相関が最大になるタイミングを検出し、検出したタイミングにて受信信号をメモリ20に書き込むことにより、クロック同期及びフレーム同期双方を同時に確立する(図18参照)。なお、UW検出器28における相関検出は、位相誤差 $\Delta\phi$ の影響が現れない又はこれを打ち消すことができる手法で行う必要がある。

【0012】更に、図16に示されている $\Delta\phi$ 検出器30は、メモリ20上の受信信号から位相誤差 $\Delta\phi$ を検出する。即ち、変調時の信号パターンは複素位相平面上で変調方式に応じたパターンを描き、また位相誤差 $\Delta\phi$ が発生しているときにはこのパターンは位相誤差 $\Delta\phi$ だけ傾く(図19参照)。従って、無変調受信信号ではなく変調されているメモリ20上の受信信号を用いているにもかかわらず、フレーム同期確立後に到来するUW部104を利用することにより、位相誤差 $\Delta\phi$ を検出できる。

【0013】しかしながら、図16～図20に示されている同期確立方法には、同期確立のために複数のフレームが費やされてしまい、従ってデータ伝送開始から同期確立までの複数フレーム分の時間は実質上のデータ伝送が不可能になるという問題がある。その原因としては、次のようなものを掲げることができる。

【0014】第1に、システムにより異なるものの、周波数誤差検出に通常は1～2フレーム程度の時間が必要である。例えば、図15に示されるフレーム①から同期確立処理を開始したとする。図16～図20に示される同期確立方法では、周波数誤差検出用の無変調信号を作成するためまず受信信号を n 通倍する処理が実行され、その結果得られる信号から周波数誤差 $\Delta\omega$ が検出される。しかしながら、通常、受信信号には雑音成分が含まれており、従って、 n 通倍に起因してこの雑音成分が周

波数誤差検出精度を劣化させる。この劣化を抑制し周波数誤差検出精度を少なくとも図10～図14の従来技術と同程度に維持するには、雑音成分の影響を補償できるように、周波数誤差検出のための時間を長くし情報量を確保する必要がある。そのため、通常は、少なくともフレーム①全体すなわちUW部104①及びデータ部106①に相当するデータ長が必要になる。

【0015】第2に、位相誤差 $\Delta\phi$ を安定的に検出するには位相誤差検出をUW部104受信時に行うのが好ましく、その結果同期確立が遅れる。すなわち、クロック同期及びフレーム同期を確立するためにフレーム②のUW部104②を使用した後、次のフレーム③のUW部104③にて位相同期を確立しているから、少なくとも、フレーム③のデータ部106③より前のデータは欠落する。

【0016】

【発明の概要】本発明の第1の目的は、何等かの障害で受信フレームのプリアンプルが欠落した場合又はシステム仕様上プリアンプルがもともと設けられていない場合であっても、短時間ですなわち最初の受信フレームのUW部のみで各種の同期を確立可能にし、データの欠落を防止することにある。本発明の第2の目的は、UW部及びデータ部のみのフレームにてデータ伝送を実行可能な高速同期型データ復調装置を実現可能にすることにある。これらの目的は、次のような構成を有する同期確立方法又はこれを利用したデータ復調装置にて、達成できる。

【0017】本発明においては、フレームを利用したデータ受信の際に、まず、同期未確立の受信信号に関し、第1のステップが実行される。第1のステップでは、送信側でフレーム作成に使用したクロックのタイミングや、当該フレームに含まれるデータの位置が、同期未確立の受信信号から検出される。第1のステップでは、更に、検出したタイミング及び位置に従い当該同期未確立の受信信号が標本化及び記憶され、これにより、当該クロック及びフレームに関し送信側に対する受信側の同期が確立される。このように、クロックのタイミング及びフレーム中のデータ部の位置を最初に検出し、その結果に応じて受信信号を記憶してしまえば、記憶した受信信号を利用して周波数同期確立と位相同期確立とを同時的に(即ち次のフレームを待たないで)実行できるため、全ての同期が確立するまでに必要な時間を短縮できる。

【0018】続く第2のステップでは、第1のステップにて記憶された受信信号から周波数の誤差 $\Delta\omega$ が検出される。 $\Delta\omega$ の発生原因としては、伝送回線における周波数シフトや、送信機及び/又は受信機における発振周波数の誤差を、例示できる。次に、第3のステップにおいては、第1のステップにて記憶された受信信号に現れている $\Delta\omega$ が、第2のステップにて検出した $\Delta\omega$ に基づき補償され、当該補償後の受信信号から、伝送回線にお

る位相シフト等にて生じた位相の誤差 $\Delta\phi$ が、検出される。

【0019】第4のステップでは、第2及び第3のステップに要する時間に応じ上記同期未確立の受信信号を遅延させることにより、処理遅延補償受信信号が生成される。第5のステップでは、第2及び第3のステップにてそれぞれ検出した $\Delta\omega$ 及び $\Delta\phi$ に基づき、上記処理遅延補償受信信号に現れている $\Delta\omega$ 及び $\Delta\phi$ が補償される。これにより、周波数及び位相に関し送信側に対する受信側の同期が確立される。ここに、第2及び第3のステップを実行するにはある程度の時間（処理遅延）が必要であるから、仮に、第4のステップを実行せず同期未確立の受信信号をそのまま第5のステップに供することとすると、処理遅延の期間は $\Delta\omega$ 及び $\Delta\phi$ を正確に補償できず、復調データが欠落することになる。第4のステップを実行することにより、かかる欠落を防止できる。従って、プリアンブルなしのフレームでも品質が高くリアルタイム性の良い伝送を実現できる。

【0020】本発明を実施するに際しては、第1～第3のステップを実行するのに先立ち、上記フレームに含まれるべきUWと同一長さでかつそれぞれ同一及び複素共役の第1及び第2参照データを準備しておくのが好ましい。そのようにしておけば、(a)同期未確立の受信信号と第1参照データとの最大相関タイミングの検出によって、第1のステップにおけるタイミングの検出を、

(b)第1のステップにて記憶した受信信号と第2参照データとの乗算結果からの位相回転速度の検出によって、第2のステップにおける $\Delta\omega$ の検出を、(c) $\Delta\omega$ を補償した後の受信信号と第1参照データとの位相比較によって、第3のステップにおける $\Delta\phi$ の検出を、各々実現できる。すなわち、既にフレーム同期及びクロック同期が確立されている受信信号を用いれば、例えば参照データとの相関検出、乗算あるいは位相比較といった高速化可能な処理にて周波数同期及び位相同期を確立できるから、この面でも、全ての同期が確立するまでに必要な時間を短縮できる。また、フレーム同期及びクロック同期の確立と位相同期の確立とにいずれも第1参照データを利用しているため、必要な参照データ及びそれを記憶する手段が少なく済む。

【0021】本発明を実施する際には、更に、第1のステップを実行するのに先立ち同期未確立の受信信号を遅延検波するのが好ましい。即ち、受信信号における周波数シフトを遅延検波によりキャンセルできるため、例えば周波数シフトが大きくなる伝送回線を介し信号を伝送しているときでも、当該受信信号からクロックタイミング及びフレーム中のデータ部の位置を正確かつ安定的に検出できる。

【0022】本発明は、また、プリアンブルの欠落という障害に対処できるのみならず、その伝送フォーマットがそもそもプリアンブルなしに設計されているシステム

にも適用できる、という利点を有している。

【0023】

【発明の実施の形態】以下、本発明の好適な実施形態に関し図面に基づき説明する。なお、以下の説明においては、従来技術の説明に使用した部材と同名の部材について、同一の符号を使用することがある。これは、両者の内部構成が同じでも構わないことを示すものであり、両部材の使途又は機能が同一でなければならないことを示唆するものではない。また、説明に当たって主にブロック図を利用するが、これは本発明がハードウェア的にのみ実施可能であることを示すものではなく、本発明はソフトウェア的にも実施可能である。

【0024】図1に、本発明の一実施形態に係るデータ復調装置の構成を示す。図中、UW検出器32は、UW部104の終了タイミングすなわちフレーム位置を、同期未確立の受信信号から検出する。UW検出器32は、これと同時に、受信信号の時刻基準であるクロックのタイミングを検出する。メモリ34は、UWと同一長さのシフトレジスタにより実現されるメモリであり、オーバーサンプリングクロックに同期して受信信号をラッチ・記憶すると共に、UW検出器32にて検出されたタイミングに同期してラッチを停止する。これにより、クロック同期及びフレーム同期が確立される。 $\Delta\omega$ 検出器36及び $\Delta\phi$ 検出器38は、メモリ34上に格納されている受信信号すなわちUWを利用して周波数誤差 $\Delta\omega$ 及び位相誤差 $\Delta\phi$ をそれぞれ検出し、複素回転器40に供給する。なお、位相誤差 $\Delta\phi$ の検出に際し、 $\Delta\phi$ 検出器38は $\Delta\omega$ 検出器36にて得られた周波数誤差 $\Delta\omega$ を利用する。複素回転器40は、周波数誤差 $\Delta\omega$ 及び位相誤差 $\Delta\phi$ に応じた位相回転成分 $e^{-j(\Delta\omega t + \Delta\phi)}$ を受信信号に乗ずることにより、当該受信データからデータを復調する。従って、 $\Delta\omega$ 検出器36、 $\Delta\phi$ 検出器38及び複素回転器40によって、周波数及び位相の同期も確立する。遅延器42は、図2に示すように、 $\Delta\omega$ 検出器36及び $\Delta\phi$ 検出器38の処理遅延に相当する時間だけ、複素回転器40への供給に先立ち受信信号を遅延させる。

【0025】本実施形態の第1の特徴は、周波数同期や位相同期の確立に先立ってまずクロック同期及び位相同期を確立していること、具体的には、オーバーサンプリングクロックに同期してメモリ34上に逐次受信信号をラッチしフレーム位置到来に応じこれを停止していることにある。この停止により、クロックタイミング及びフレーム位置に関する情報が得られる。この処理にはUWやBTRは必要でないから、プリアンブルが欠落していても（図15参照）、最初のフレーム①のUW部104①にて、クロック同期及びフレーム同期を同時に確立できる。また、受信信号中のUW部104にて伝送されたUWがメモリ34上にラッチ・保持されるから、メモリ34上にラッチ・保持されたUWと参照データ（後述）との複素共役乗算や位相比較等の手法によって高速に、周

波数同期及び位相同期を確立できる。

【0026】本実施形態の第2の特徴は、メモリ34上のUWを短時間の間に繰返し使用することにより、周波数同期確立処理及び位相同期確立処理を実質的に同時に（即ち次のUW部104を待つことなく）実行していることにある。すなわち、メモリ34上にUWが保持されているから、これを利用した処理を同時並行的に実行でき、その結果同期確立に要する時間は更に短くなる。さらに、メモリ34上に保持されているUWを利用できるから、周波数同期確立処理及び位相同期確立処理は複素共役乗算や位相比較といった複数シンボル同時演算によって実現でき、その面でも処理が高速化する。加えて、複素共役乗算や位相比較の際に使用する参照データの一部はUW検出器32にて相関検出に使用する参照データと同一であるから、参照データの共用が可能である。

【0027】本実施形態の第3の特徴は、遅延器42を設けているため、 $\Delta\omega$ 検出器36や $\Delta\phi$ 検出器38における処理遅延の存在にもかかわらず、欠落なしにデータを復調できることにある。すなわち、図15に示される最初のフレーム①のデータ部106①の最初から、欠落なしにデータを復調できるため、従来に比べ高品質の復調データを利用者に提供できる。これは、FAX等のようにデータの欠落が伝送品質に大きく響く信号伝送において特に有用である。また、上述のように周波数同期確立処理及び位相同期確立処理の並列実行、両処理における複数シンボル同時演算等により、 $\Delta\omega$ 検出器36や $\Delta\phi$ 検出器38における処理遅延は抑制・低減されているから、遅延器42による遅延時間については図1に示される装置による遅延時間が短くて済む。これは、リアルタイム性の向上につながるため、特に音声フレーム伝送のようにリアルタイム性が要求される用途での有用性を表している。

【0028】本実施形態の第4の特徴は、設計・実施当初からプリアンプルが設けられていないフレームでのデータ伝送に適していることである。すなわち、図16～図20に示される従来技術の基本的な性格が障害によるプリアンプルの欠落といった事態への対処であったのに対し、本実施形態はプリアンプルのないフレームを前提としており従って送信機におけるフレーム作成手順の簡素化を実現している。無論、本実施形態を、プリアンプルの欠落といった事態への対処のために利用することもできる。

【0029】本実施形態の第5の特徴は、後述のようにUW検出器32にて受信信号を遅延検波していることにある。これにより、フレーム位置及びクロックタイミングを正確かつ安定的に検出可能になる。

【0030】次に、図1中に示されている各部材の詳細に関し説明する。まず、UW検出器32は、図3に示されるように、遅延器44及び乗算器46から構成される遅延検波回路を有している。乗算器46は、遅延器44

によって所定シンボル分だけ遅延された受信信号を、遅延されていない受信信号に乗ずることにより、当該受信信号を検波する。遅延検波回路の後段に設けられているフレーム/クロック同期用シフトレジスタ47は、所定かつ既知のシンボルレート（受信信号中の1シンボル長の逆数）の n 倍（ n ：2以上の自然数）の速度を有するクロックにてオーバーサンプリングされた受信信号を、遅延検波回路から逐次ラッチし、当該クロックに同期して順次シフトする。

【0031】他方、第1参照データ発生器48は、UW（厳密にはUWの遅延検波値）と同一長同一値のシンボル列すなわち第1参照データを出力する。乗算器50は、シフトレジスタ47上のデータと第1参照データとを対応するデータ同士乗じあう。加算器52は乗算器50による乗算の結果を加算し、ピーク検出器54は加算結果に現れるピークを検出してそのタイミングを示す信号を出力する。加算器52にて得られる加算結果は、シフトレジスタ47から出力されるシンボル列と第1参照データとの相関の度合いを表しており、シフトレジスタ47から出力されるシンボル列がUW（厳密にはUWの遅延検波値）と同一であるときにピークを迎える（図4及び図5参照）。従って、ピーク検出器54にてこのピークを検出することにより、UW部104の終了タイミングすなわちフレーム位置を検出できる。また、検出されたフレーム位置は同時に送信側のクロックに同期している。従って、フレーム位置の検出に応じてメモリ34への受信信号格納を停止することにより、メモリ34上にUWをラッチ・保持でき、フレーム同期と同時にクロック同期を確立できる。

【0032】図6に、 $\Delta\omega$ 検出器36の構成を示す。この図に示されるように、 $\Delta\omega$ 検出器36は、UWと同一長でかつ複素共役の第2参照データを発生させる第2参照データ発生器56を有している。乗算器58は、第2参照データを構成する各シンボルを、メモリ34上の対応するシンボルと乗ずる。ここに、UWの各シンボルを $r + ji$ と表すこととすると、第2参照データの対応するシンボルは $r - ji$ であるから、両者の積は $r^2 - i^2$ となる。一般に、メモリ34上にラッチされているUWは周波数誤差 $\Delta\omega$ 及び位相誤差 $\Delta\phi$ を伴っているから、乗算器58から得られるのは $e^{j(\Delta\omega t + \Delta\phi)} (r^2 - i^2)$ である。振幅変調成分を伴わない変調方式の場合、 $r^2 - i^2$ は原点を中心としてシンボル値が移動する円の半径を表しているから、乗算器58から出力される信号は無変調信号になる。このようにして得られた無変調信号は、無変調データメモリ60に格納され、周波数計算器62に供給される。周波数計算器62は、 m シンボル分の無変調信号に現れている位相回転の速度を検出することにより、周波数誤差 $\Delta\omega$ を検出する。

【0033】図7に、 $\Delta\phi$ 検出器38の構成を示す。図中、複素回転器70は、 $\Delta\omega$ 検出器36により検出され

た周波数誤差 $\Delta\omega$ に応じた位相回転成分 $e^{-j\Delta\omega t}$ を、メモリ 3 4 上に保持されている UW に乗ずることにより、周波数誤差 $\Delta\omega$ を補償する。周波数補正後データメモリ 6 4 は UW と同一長のシフトレジスタであり、その上に格納されているデータは位相比較器 (PD) 6 6 にて第 1 参照データと位相比較される。周波数補正後データメモリ 6 4 上のデータは UW に対応するものであるから、この位相比較によって得られる位相差は、位相誤差 $\Delta\phi$ と等しい。平均化器 6 8 は、雑音による検出ばらつきを抑制するため、(通常は) 全ての PD 6 6 から得られる位相誤差 $\Delta\phi$ の平均値を求め、これを位相誤差 $\Delta\phi$ の検出値として出力する。このようにして検出された位相誤差 $\Delta\phi$ は $\Delta\omega$ 検出器 3 6 にて検出された周波数誤差 $\Delta\omega$ と共に複素回転器 4 0 により使用され、これにより周波数同期及び位相同期が同時に確立される。加えて、遅延器 4 2 によって、 $\Delta\omega$ 検出器 3 6 及び $\Delta\phi$ 検出器 3 8 の処理遅延も補償されるから、データは欠落しない。このようにして、プリアンプなしの受信信号から、初期のフレームの欠落なしに、データを復調することが可能になる (図 8 参照)。

【0034】

【補遺】図 2 に遅延検波回路を示したが、これは、本発明が遅延検波ひいては一般に遅延検波に適するとされる PSK 等に限定されることを意図するものではない。遅延検波の原理及びその変形に関しては各種先行技術文献を参照されたい。また、UW 検出器 3 2 において遅延検波を用いるのは、遅延検波を実行することにより、受信した UW 中の周波数誤差を相殺できるためである。従って、大きな周波数シフトを発生させる伝送回線等にも本発明を適用する際には、UW 検出器 3 2 にて遅延検波を用いた方がよい。

【0035】更に、ピーク検出器 5 4 に代え、加算結果のボトムタイミングを検出するボトム検出器を用いてもよい。平均化器 6 8 は、検出ばらつきが十分小さいとみなせるときには省略できる。更に、 $\Delta\omega$ 検出器 3 6 及び $\Delta\phi$ 検出器 3 8 の処理遅延に関しては、 $\Delta\omega$ 検出器 3 6 及び $\Delta\phi$ 検出器 3 8 の設計情報や経験的情報から知ることができる。オーバーサンプリングクロック等の発生手段については図示していないが、その構成、実現手法は、当業者にとり周知である。

【図面の簡単な説明】

【図 1】 本発明の一実施形態に係るデータ復調装置の構成を示すブロック図である。

【図 2】 この実施形態における同期確立ポイント及び遅延器の遅延時間を示すタイミングチャートである。

【図 3】 この実施形態における UW 検出器の構成を示すブロック図である。

【図 4】 この実施形態における UW 検出器の動作を示すタイミングチャートである。

【図 5】 図 4 中の破線部分を拡大図示したタイミングチャートである。

【図 6】 この実施形態における $\Delta\omega$ 検出器の構成を示すブロック図である。

【図 7】 この実施形態における $\Delta\phi$ 検出器の構成を示すブロック図である。

【図 8】 この実施形態における同期確立及びデータ復調タイミングを示すタイミングチャートである。

【図 9】 一般的なフレーム構成の一例を示す図である。

【図 10】 第 1 の従来技術に係るデータ復調装置の構成を示すブロック図である。

【図 11】 図 10 に示した従来技術における周波数同期確立の原理を示す位相平面図である。

【図 12】 図 10 に示した従来技術における位相同期確立の原理を示す位相平面図である。

【図 13】 図 10 に示した従来技術におけるクロック及びフレーム同期確立の原理を示すタイミングチャートである。

【図 14】 図 10 に示した従来技術における同期確立及びデータ復調タイミングを示すタイミングチャートである。

【図 15】 プリアンプのないフレーム構成を示す図である。

【図 16】 第 2 の従来技術に係るデータ復調装置の構成を示すブロック図である。

【図 17】 図 16 に示した従来技術における無変調化の原理を示す位相平面図である。

【図 18】 図 16 に示した従来技術におけるクロック及びフレーム同期確立の原理を示すタイミングチャートである。

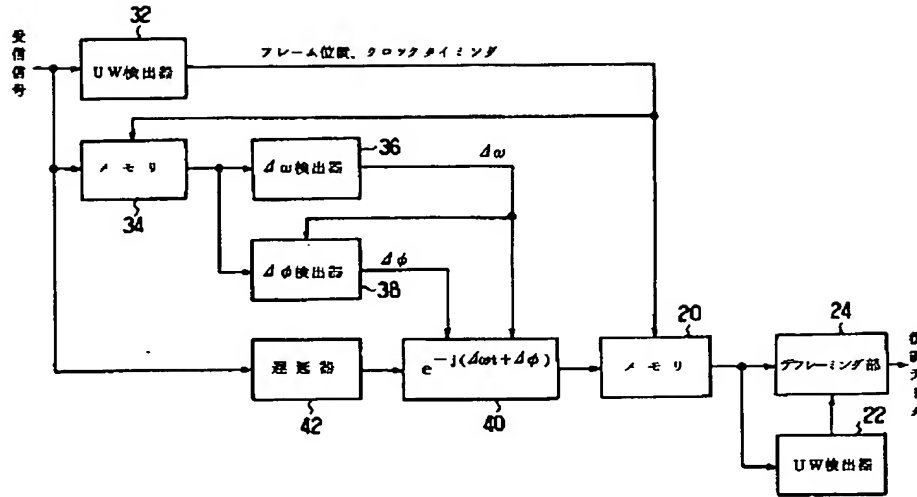
【図 19】 図 16 に示した従来技術における位相同期確立の原理を示す位相平面図である。

【図 20】 図 16 に示した従来技術における同期確立及びデータ復調タイミングを示すタイミングチャートである。

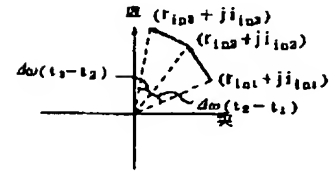
【符号の説明】

3 2 UW 検出器、2 0、3 4、6 0、6 4 メモリ、3 6 $\Delta\omega$ 検出器、3 8 $\Delta\phi$ 検出器、4 0 複素回転器、4 2、4 4 遅延器、4 6、5 0、5 8 乗算器、4 7 シフトレジスタ、4 8、5 6 参照データ発生器、5 2 加算器、5 4 ピーク検出器、6 2 周波数計器、6 6 PD、6 8 平均化器、 $\Delta\omega$ 周波数誤差、 $\Delta\phi$ 位相誤差、1 0 4、1 0 4 ㊦、… UW 部、1 0 6、1 0 6 ㊦、… データ部。

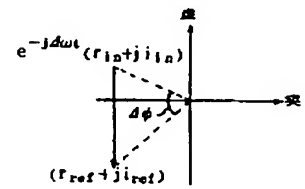
【図1】



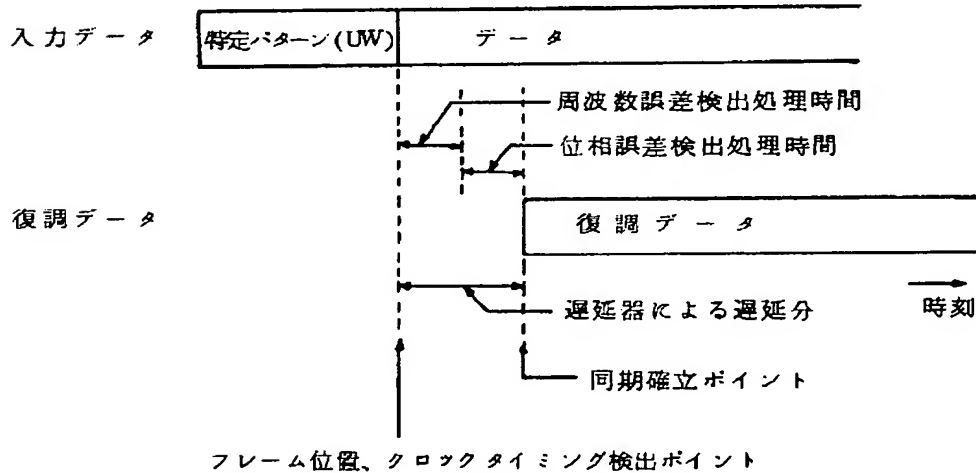
【図11】



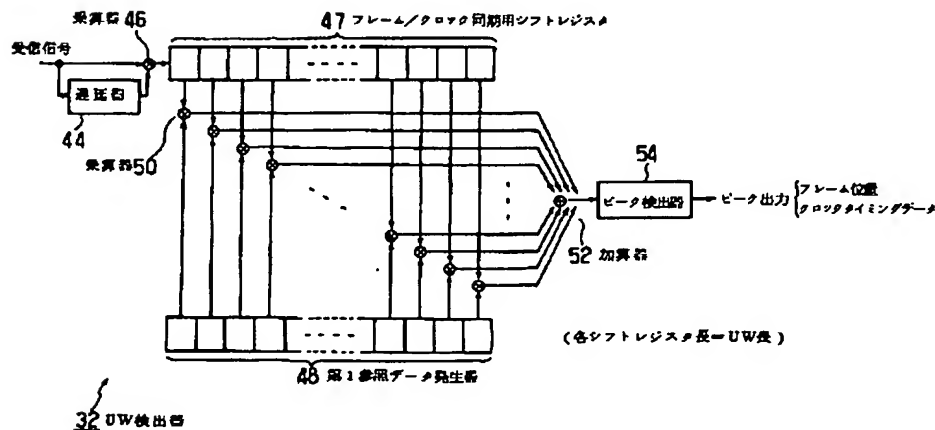
【図12】



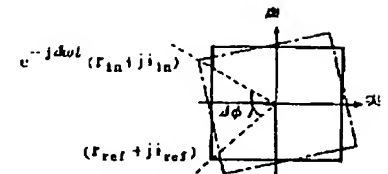
【図2】



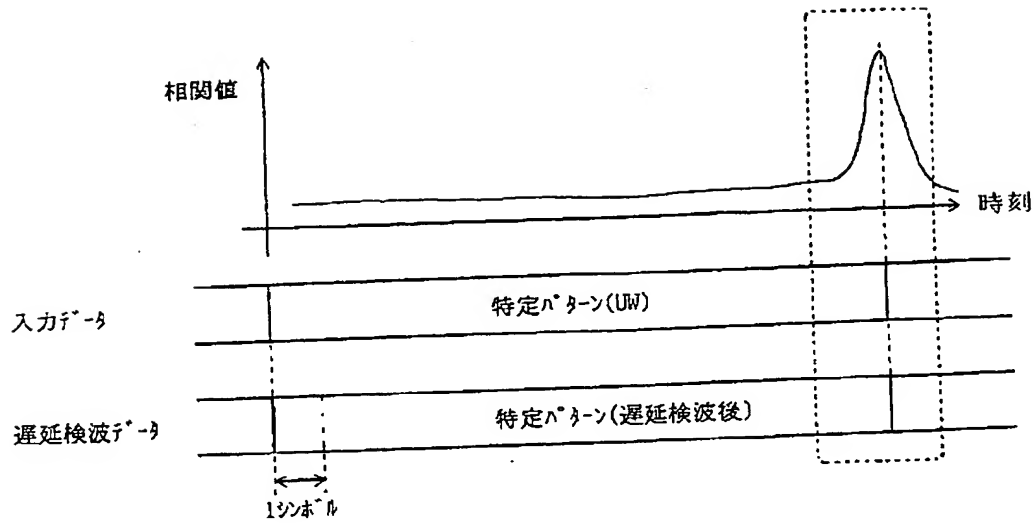
【図3】



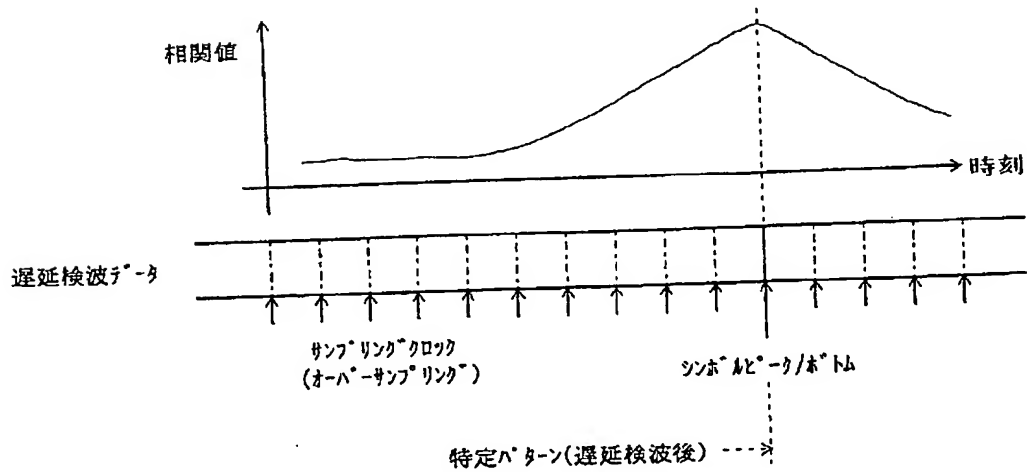
【図19】



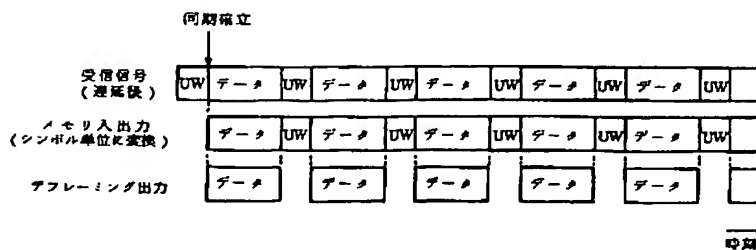
【図 4】



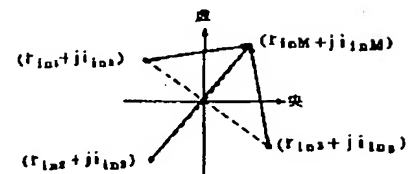
【図 5】



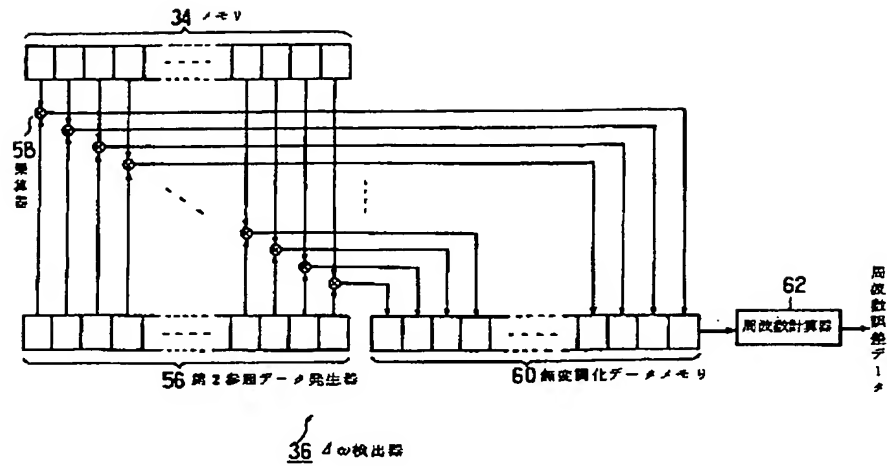
【図 8】



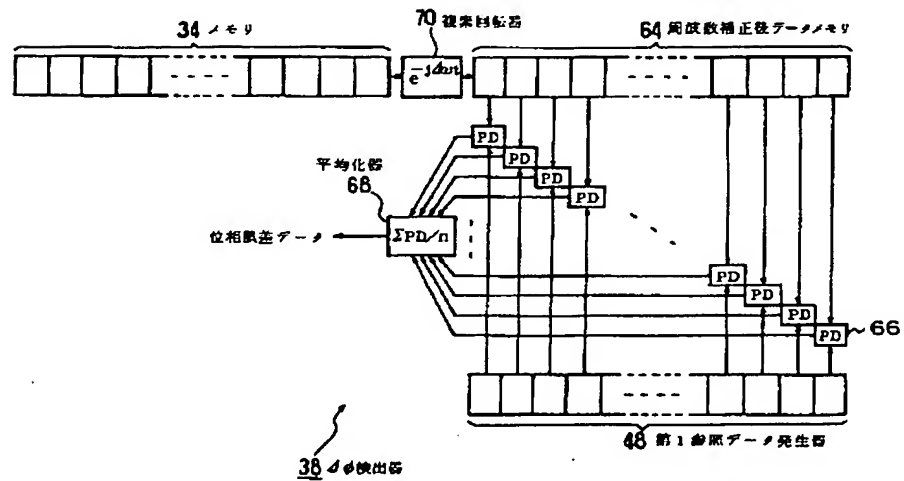
【図 17】



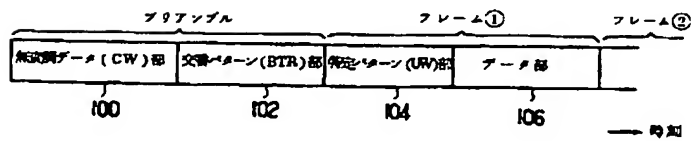
【図6】



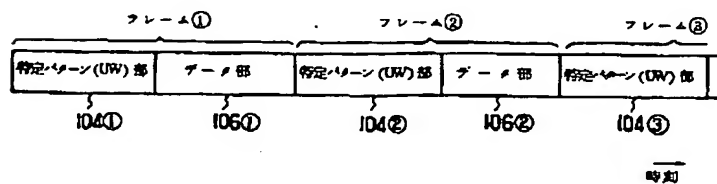
【図7】



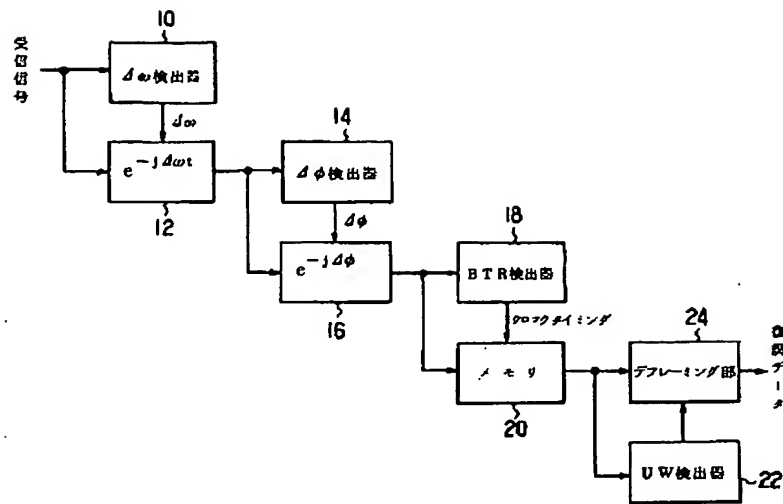
【図9】



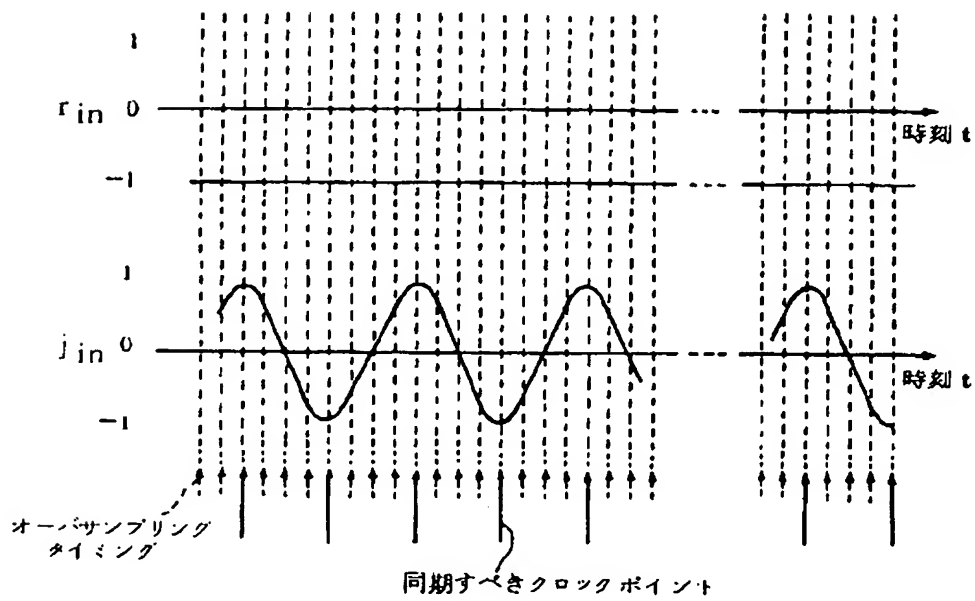
【図15】



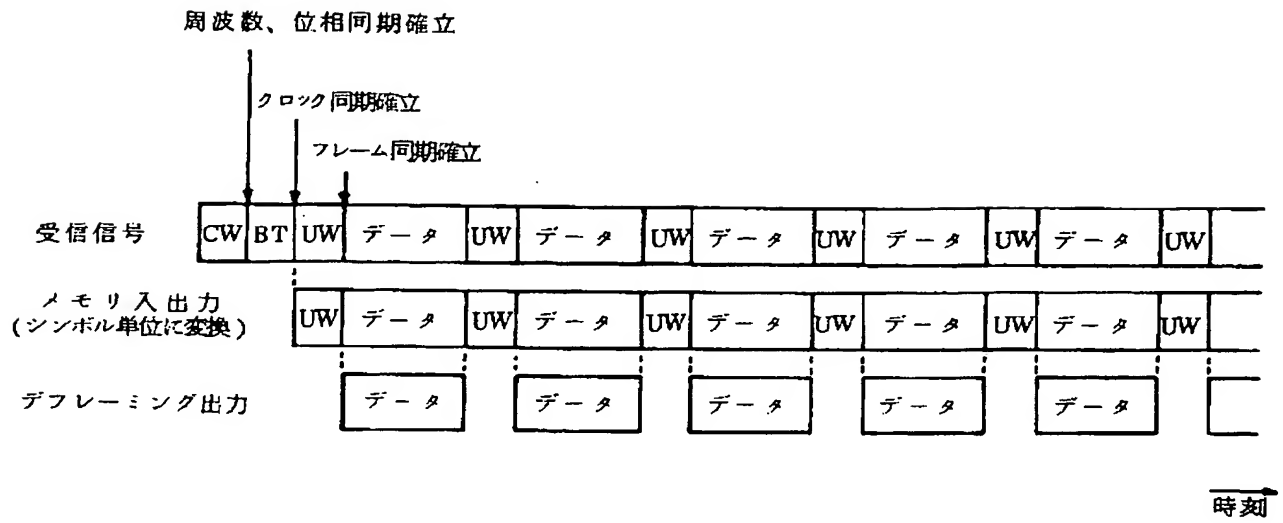
【図10】



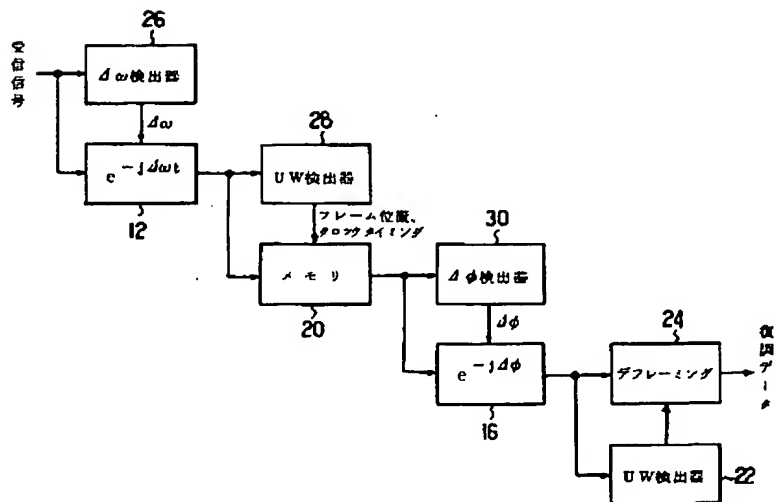
【図13】



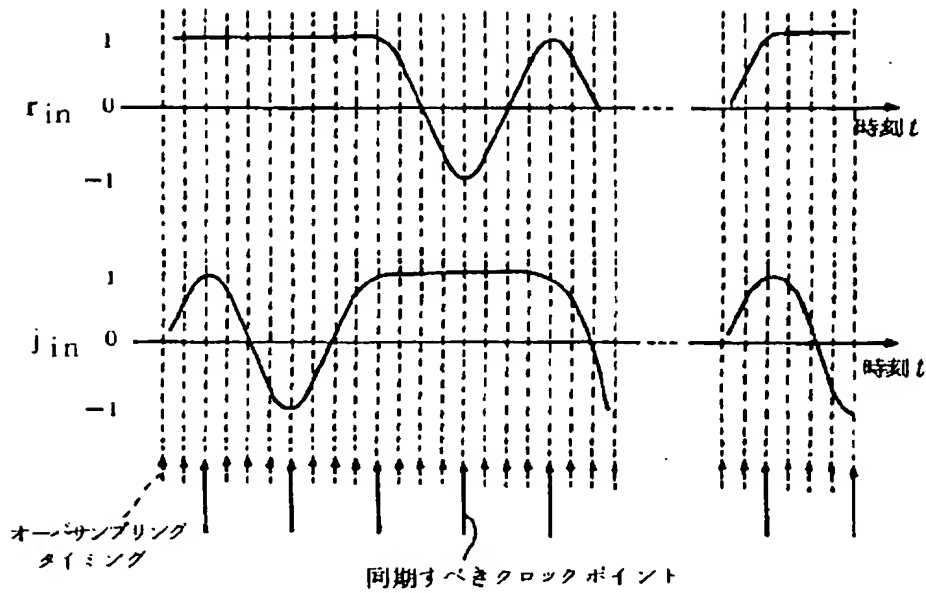
【図14】



【図16】



【図18】



【図20】

